

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-151899

(43)Date of publication of application : 30.05.2000

(51)Int.Cl.

H04N 1/028

H04N 1/19

H04N 5/335

(21)Application number : 10-326689

(71)Applicant : OLYMPUS OPTICAL CO LTD

(22)Date of filing : 17.11.1998

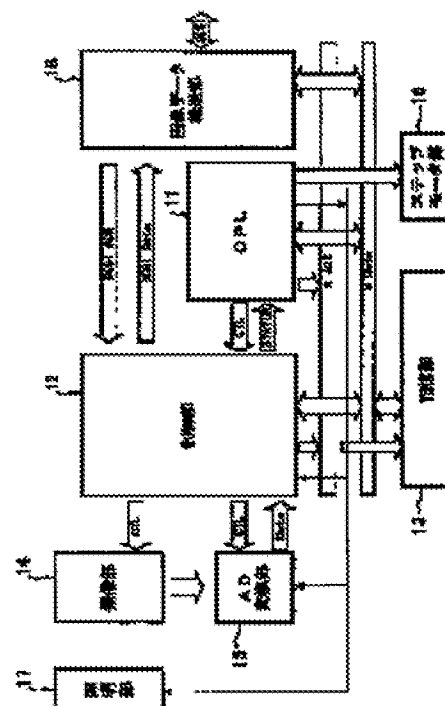
(72)Inventor : KUNISHIGE KEIJI

(54) IMAGE READER AND INTEGRATED CIRCUIT DEVICE FOR CONTROLLING IMAGE READING

(57)Abstract:

PROBLEM TO BE SOLVED: To transfer image data obtained by image picking up at a high speed.

SOLUTION: The image reader has an image pickup section 14, an A/D converter section 15 that A/D-converts an image signal obtained by the image pickup section, a storage section 13 that stores data converted by the A/D converter section 15, a control section 12 that gives a prescribed control signal to the image pickup section and the A/D converter section, writes the data A/D-converted by the A/D converter section to the storage section in prescribed timing based on the control signal and reads the data written in the storage section in timing between one write timing and the other write timing, and a transfer section 16 that transfers the data read by the control section to the outside.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2000-151899
(P2000-151899A)

(43)公開日 平成12年5月30日(2000.5.30)

| (51)Int.Cl. ⁷ | 識別記号 | F I | テーマコード*(参考) |
|--------------------------|-------|---------|--------------|
| H 0 4 N | 1/028 | H 0 4 N | 1/028 A |
| | 1/19 | | 5/335 Z |
| | 5/335 | | 1/04 1 0 3 Z |

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21)出願番号 特願平10-326689

(22)出願日 平成10年11月17日(1998.11.17)

(71)出願人 000000376

オリンパス光学工業株式会社
東京都渋谷区幡ヶ谷2丁目43番2号

(72)発明者 国重 忠二

東京都渋谷区幡ヶ谷2丁目43番2号 オリ
ンパス光学工業株式会社内

(74)代理人 100058479

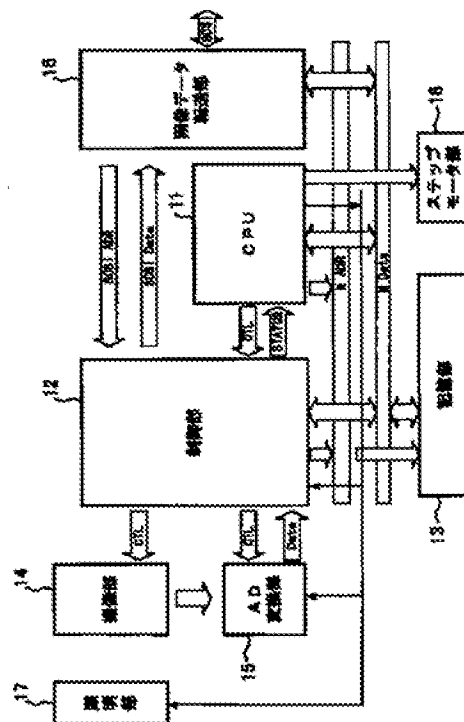
弁理士 鈴江 武彦 (外4名)

(54)【発明の名称】 画像読み取り装置及び画像読み取り制御用集積回路装置

(57)【要約】

【課題】 撮像によって得られた画像データを高速で転送することを可能にする。

【解決手段】 撮像部14と、撮像部で得られた画像信号をAD変換するAD変換部15と、AD変換部でAD変換されたデータを記憶する記憶部13と、撮像部及びAD変換部に所定の制御信号を送出し、この制御信号に基づいてAD変換部でAD変換されたデータを所定のタイミングで記憶部に書き込むとともに、記憶部に書き込まれたデータを一の書き込みタイミングと他の書き込みタイミングとの間のタイミングで読み出すよう制御を行う制御部12と、制御部によって読み出されたデータを外部へ転送する転送部16とを有する。



【特許請求の範囲】

【請求項1】撮像手段と、この撮像手段で得られた画像信号をAD変換するAD変換手段と、このAD変換手段でAD変換されたデータを記憶する記憶手段と、前記撮像手段及び前記AD変換手段に所定の制御信号を送出し、この制御信号に基づいて前記AD変換手段でAD変換されたデータを所定のタイミングで前記記憶手段に書き込むとともに、前記記憶手段に書き込まれたデータを一の書き込みタイミングと他の書き込みタイミングとの間のタイミングで読み出すよう制御を行う制御手段と、この制御手段によって読み出されたデータを外部へ転送する転送手段とを有することを特徴とする画像読み取り装置。

【請求項2】前記制御手段は、前記記憶手段に書き込まれたデータを一の書き込みタイミングと他の書き込みタイミングとの間のタイミングで読み出してラッチするよう制御を行うものであることを特徴とする請求項1に記載の画像読み取り装置。

【請求項3】撮像手段及びこの撮像手段で得られた画像信号をAD変換するAD変換手段に所定の制御信号を送出し、この制御信号に基づいてAD変換手段でAD変換されたデータを所定のタイミングで記憶手段に書き込むよう制御を行う第1の制御手段と、記憶手段に書き込まれたデータを一の書き込みタイミングと他の書き込みタイミングとの間のタイミングで読み出すよう制御を行う第2の制御手段とを有することを特徴とする画像読み取り制御用集積回路装置。

【請求項4】前記第2の制御手段は、記憶手段に書き込まれたデータを一の書き込みタイミングと他の書き込みタイミングとの間のタイミングで読み出してラッチするよう制御を行うものであることを特徴とする請求項3に記載の画像読み取り制御用集積回路装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画像読み取り装置及び画像読み取り制御用集積回路装置、特に高速で画像読み取りを行う装置に関する。

【0002】

【従来の技術】ラインセンサを用いたスキャナは、比較的安価な構成で高密度スキャンが可能であるため、フィルムスキャナのようにスキャン対象が小さくかつ高画質が要求されるものや、フラットベツトスキャナやシートフィーダのように対象とする原稿等の平面性が要求されかつ高画質が要求されるものに用いられている。また、ラインセンサを用いたスキャナは、照明設計が比較的簡単であり、またシェーディング補正等の補正が簡単であるため、容易に高品位の画像読み取りを行うことができる。

【0003】しかしながら、ラインセンサを物理的に移動させるための駆動制御が必要であり、また繰り返し行

われるラインセンサの露出制御を精度よく行う必要があるため、データ取得に多くの時間が必要になるという問題がある。例えば、2700dpiで35mmフィルムをスキャンした場合、20～40秒程度の時間が必要となる。

【0004】図4は、上述したような従来の画像読み取り装置の主要部の概略構成を示したものである。この装置では、CPU101及び制御部102からの制御に基づき、まず撮像部103（CCD等を用いたラインセンサ等からなる）で得られた画像信号をAD変換部104でAD変換し、AD変換された画像データを記憶部105に順次記憶していく。記憶部105が満杯になると、記憶部105に記憶されたデータは画像データ転送部106に付設された記憶部107に読み込まれる。この記憶部107に読み込まれたデータは、読み込み動作が終了した後、画像データ転送部106から外部転送バスへ送出される。外部転送バスへ送出されたデータはパーソナルコンピュータ等の外部装置に取り込まれることとなる。

【0005】

【発明が解決しようとする課題】このように、従来の画像読み取り装置では、撮像部からのデータを取り込んでいるときにはパーソナルコンピュータ等の外部装置にデータを転送することができず、撮像部からのデータの取り込みを終了してから外部装置にデータを転送する必要があった。したがって、撮像部で画像を取得してから外部装置にデータを転送し終えるまでに多くの時間が必要となり、高速動作の妨げとなっていた。

【0006】また、外部装置へのデータの転送は不定期的に行われる場合が多く、そのためデータの転送を行う度に撮像シーケンスを中断する必要があり、やはり高速動作の妨げとなっていた。

【0007】本発明は上記従来の課題に対してなされたものであり、撮像によって得られた画像データを高速で転送することが可能な画像読み取り装置及び画像読み取り制御用集積回路装置を提供することを目的としている。

【0008】

【課題を解決するための手段】本発明に係る画像読み取り装置は、撮像手段と、この撮像手段で得られた画像信号をAD変換するAD変換手段と、このAD変換手段でAD変換されたデータを記憶する記憶手段と、前記撮像手段及び前記AD変換手段に所定の制御信号を送出し、この制御信号に基づいて前記AD変換手段でAD変換されたデータを所定のタイミングで前記記憶手段に書き込むとともに、前記記憶手段に書き込まれたデータを一の書き込みタイミングと他の書き込みタイミングとの間のタイミングで読み出すよう制御を行う制御手段と、この制御手段によって読み出されたデータを外部へ転送する転送手段とを有することを特徴とする。

【0009】前記制御手段は、前記記憶手段に書き込まれたデータを一の書き込みタイミングと他の書き込みタイミングとの間のタイミングで読み出してラッチするよう制御を行うものであることが好ましい。

【0010】本発明に係る画像読み取り制御用集積回路装置は、撮像手段及びこの撮像手段で得られた画像信号をAD変換するAD変換手段に所定の制御信号を送出し、この制御信号に基づいてAD変換手段でAD変換されたデータを所定のタイミングで記憶手段に書き込むよう制御を行う第1の制御手段と、記憶手段に書き込まれたデータを一の書き込みタイミングと他の書き込みタイミングとの間のタイミングで読み出すよう制御を行う第2の制御手段とを有することを特徴とする。

【0011】前記第2の制御手段は、記憶手段に書き込まれたデータを一の書き込みタイミングと他の書き込みタイミングとの間のタイミングで読み出してラッチするよう制御を行うものであることが好ましい。

【0012】前記画像読み取り装置及び画像読み取り制御用集積回路装置では、記憶手段への画像データの書き込みタイミング間に記憶手段からの画像データの読み出しタイミングを設定している。したがって、撮像シーケンスを行っているときでも撮像シーケンスを中断することなく、記憶手段から画像データを読み出して転送手段に転送することができ、画像データの高速転送を行うことが可能となる。

【0013】

【発明の実施の形態】以下、本発明の実施形態を図面を参照して説明する。図1は、本発明に係る画像読み取り装置（スキャナ）の主要部の概略構成を示したものである。

【0014】装置の全体的な制御はCPU11によって行われ、CPU11と装置各部の間では信号やデータの送受等が行われる。制御部12は、CPU11とは別にゲートアレイ構造の集積回路によって構成され、CPU11との間で信号（コントロール信号（CTL）、ステータス信号（STATUS））の送受を行う他、撮像部14及びAD変換部15に制御信号（CTL）を送出し、AD変換部15でAD変換された画像データ（DATA）を所定のタイミングで記憶部13に書き込む、画像データ転送部16からアドレス信号（SCSI ADR）を受けて記憶部13から読み出された画像データ（SCSI DATA）を画像データ転送部16に送出するといった機能を有している。

【0015】撮像部14は、CCDを用いたラインセンサ等を用いて構成され、撮像された画像を電気信号に光電変換するものであり、制御部12からの制御信号（CTL）によって撮像動作が制御される。AD変換部15は、撮像部14で光電変換された画像信号をデジタル信号に変換するものであり、制御部12からの制御信号（CTL）によってその動作が制御される。

【0016】画像データ転送部16は、SPC（SCSI P

rotocol Controller）を構成するものであり、制御部12から入力された画像データ（SCSI DATA）を所定のインターフェース方式（本例では、SCSI方式）により、外部転送バスを介してパーソナルコンピュータ等の外部装置に送出するようになっている。なお、インターフェース方式としては、SCSI以外にも、USBやIEEE1394等のインターフェース方式を採用することも可能である。

【0017】照明部17は撮像の際に照明を行うものであり、ステップモータ部18は所定のスキャン動作を行うものである。図2は、ゲートアレイによって構成された制御部12の具体的な構成を示したものである。

【0018】クロック部31は各信号等の基準となるクロック信号を生成するものであり、タイミングジェネレータ部32はクロック部31からのクロック信号や後述するレジスタ部35等からの信号に基づいて所定のタイミングを生成するものである。アドレスセレクト部33は、タイミングジェネレータ部32からの制御によって、図1の記憶部13に対する書き込みアドレス又は読み出しアドレスを選択するものである。ラッチ部34は、記憶部13から読み出されたデータを一時的にラッチするものであり、ラッチしたデータを画像データ転送部16に送出するようになっている。

【0019】レジスタ部35は各種レジスタによって構成されており、特にリングパターンレジスタ35aを備えているところに特徴がある。リングパターンレジスタ35aには各信号に対応したパターンデータが書き込まれており、このパターンデータに基づいて、図3のタイミングチャートに示した各部の信号が生成されるようになっている。なお、このリングパターンレジスタ35aの詳細については後述する。

【0020】図2に示した制御部12にはさらに、レジスタ部35に接続されたシリアル通信部36や、チップイネーブル（CE）信号によって制御されるパワーコントロール部37等が設けられている。

【0021】次に、図3に示したタイミングチャートを参照して、図1及び図2に示した装置の動作を説明する。すでに述べたように、タイミングチャートに示した各信号は、図2に示したリングパターンレジスタ35aに保持されているパターンデータにしたがって生成され、図2のCCD/ADC CNTポートやMEM CNTポートから出力される。すなわち、リングパターンレジスタ35aには、各信号の1周期分（CCDから1画素分のRGB信号を読み出す周期、図の例では $25\text{ ns} \times 12 = 300\text{ ns}$ ）のパターンが書き込まれており、クロック信号（CLOCK0）の立ち上がり及び立ち下りの各タイミング（12.5 ns毎のタイミング）で、リングパターンレジスタ35aに書き込まれているパターンデータに基づき、タイミングジェネレータ部32で各部の信号が生成される。各信号は1周期毎にサイクリックに変化するた

め、リングパターンレジスタ 35a には 1 周期分のパターンを記憶しておけばよい。この 1 周期分のパターンは、上記各コントロールポートのクロック毎の出力値を記述したものである。

【0022】このように、リングパターンレジスタ 35a を用いることにより、例えば CCD や AD コンバータ、メモリ等の変更によって各信号の波形を変更する必要が生じたときには、リングパターンレジスタ 35a に変更したいパターンを書き込むだけでよく、新たに集積回路を作成する必要がなくなる。

【0023】本実施形態の動作の特徴は、図 3 のタイミングチャートに示すように、記憶部 13 に対する書き込みタイミング (CCD ADR に対応) と読み出しタイミング (SCSI ADR に対応) とが交互に繰り返される、すなわち、画像データの読み出しタイミングが、画像データの書き込みタイミングと書き込みとの間に設定されていることである。書き込みタイミングでは、R/W バー信号がローレベルの期間において記憶部 13 への書き込み

(Din) が行われ、読み出しタイミングでは OE バー信号がローレベルの期間において記憶部 13 からの読み出し (Dout) が行われる。なお、(Din) と (Dout) との間の期間においては、記憶部 13 はハイインピーダンス (H_Z) 状態となっている。

【0024】書き込み時の動作及びこれに関連する動作 (CCD 及び AD コンバータの動作) について、以下さらに詳細に説明する。CCD (図 1 の撮像部 14) に対しては、図 2 のタイミングジェネレータ部 32 から所定の制御信号 (リセット信号 (RS バー信号)、φ1 信号及び φ2 信号) が送られ、φ1 信号がハイレベルで φ2 信号がローレベルの期間に CCD から RGB 3 色分の画像信号が出力され (図 3 では、信号 OS で示した)、読み出された信号は AD コンバータ (図 1 の AD 変換部 15) に送られる。AD コンバータでは、タイミングジェネレータ部から送られる所定の制御信号 (クロック信号 (ADCK)、クランプ信号 (CK1)、サンプル信号 (CK2)) に基づいて、CCD から入力される RGB 3 色分の画像信号を AD 変換する。その結果、AD コンバータからは、出力信号 (DATAout) として RGB 3 色分の画像データがそれぞれ出力される。

【0025】一方、タイミングジェネレータ部 32 からの制御信号によりアドレスセクタ部 33 は入力 IN1 側が選択されており、選択されたアドレス信号によって図 1 の記憶部 13 のアドレスが指定されている。これにより、AD コンバータから出力される画像データは、記憶部 13 の指定されたアドレスに制御部 12 を介して記憶されることになる。

【0026】次に、読み出し時の動作及びこれに関連する動作について、以下さらに詳細に説明する。読み出し時には、タイミングジェネレータ部 32 からの制御信号によりアドレスセクタ部 33 は入力 IN2 側が選択さ

れており、図 1 に示した画像データ転送部 16 からのアドレス信号 (SCSI ADR) によって図 1 に示した記憶部 13 のアドレスが指定される。これにより、記憶部 13 の指定されたアドレスに記憶されている画像データが読み出される。読み出された画像データは、タイミングジェネレータ部 32 から出力される内部ラッチ信号 (LATCH) によってラッチ部 34 にラッチされる。ラッチされた画像データは、図 1 に示した画像データ転送部 16 からの信号によりデータ (SCSI DATA) として読み出され、画像データ転送部 16 に送出される。画像データ転送部 16 に送出されたデータは、外部転送バス (図示せず) を介してパーソナルコンピュータ等の外部装置に送られることになる。

【0027】このように、本実施形態では、記憶部 13 に対する書き込みタイミングと読み出しタイミングとが交互に繰り返される、すなわち隣り合った書き込みタイミング間に読み出しタイミングが設定されている。これにより、CCD で画像信号を取得している撮像時においても、1 ライン分の画像データを記憶部に記憶する期間の間の期間を利用して、記憶部の所望のアドレスに記憶されている画像データを読み出すことができ、画像データの高速転送を行うことが可能となる。

【0028】以上、本発明の実施形態について説明したが、本発明は上記実施形態に限定されるものではなく、その趣旨を逸脱しない範囲内において種々変形して実施することが可能である。

【0029】

【発明の効果】本発明によれば、書き込みタイミングと書き込みタイミングとの間に画像データの読み出しタイミングを設定しているので、撮像動作を行っているときでも画像データを読み出すことが可能となり、画像データの高速転送を行うことが可能となる。

【図面の簡単な説明】

【図 1】本発明の実施形態に係る画像読み取り装置の基本的な構成例を示したブロック図。

【図 2】本発明の実施形態に係る画像読み取り制御用集積回路装置の基本的な構成例を示したブロック図。

【図 3】図 1 及び図 2 に示した装置の動作を説明するためのタイミング図。

【図 4】従来技術に係る画像読み取り装置の一例を示したブロック図。

【符号の説明】

- 11…CPU
- 12…制御部
- 13…記憶部
- 14…撮像部
- 15…AD変換部
- 16…画像データ転送部
- 17…照明部
- 18…ステップモータ部

31…クロック部

32…タイミングジェネレータ部

33…アドレスセクタ部

34…ラッチ部

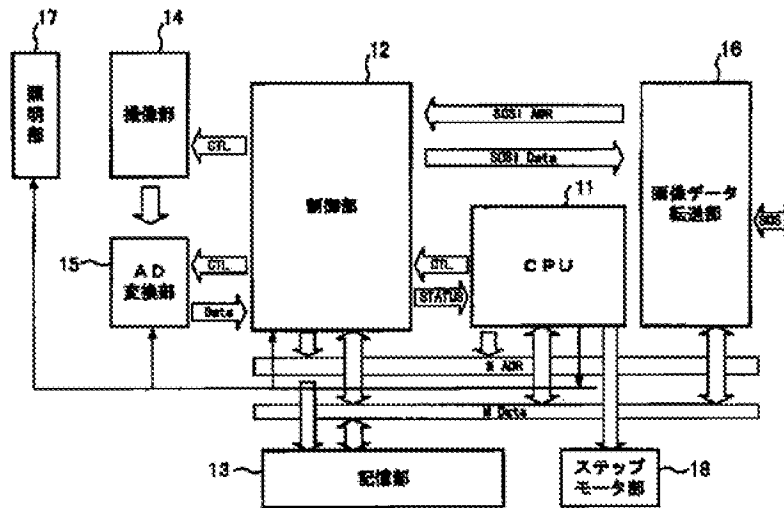
* 35…レジスタ部

35a…リングパターンレジスタ

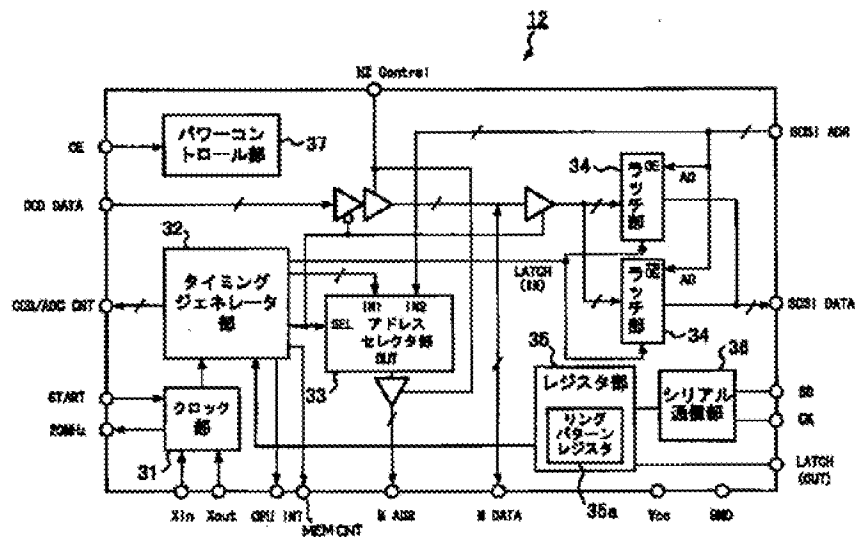
36…シリアル通信部

* 37…パワーコントロール部

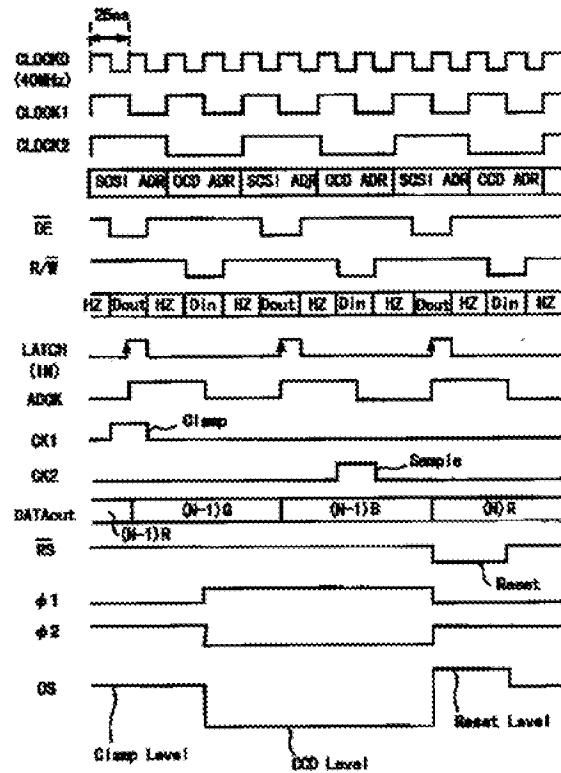
【図1】



【図2】



【図3】



【図4】

